

**ELECTR NIC DEVICE AND MANUFACTURING METHOD THEREOF**

Patent number: JP2001110946  
Publication date: 2001-04-20  
Inventor: IGUCHI TOMOHIRO; TOMIOKA TAIZO  
Applicant: TOSHIBA CORP  
Classification:  
- international: H01L23/15; H01L21/60; H03H3/08; H03H9/25  
- european:  
Application number: JP19990284187 19991005  
Priority number(s):

**Abstract of JP2001110946**

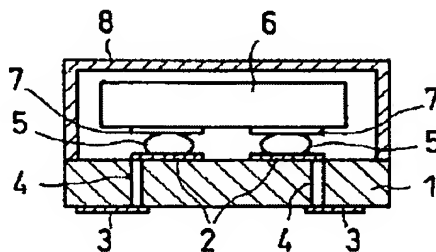
**PROBLEM TO BE SOLVED:** To provide an SAW device together with its manufacturing method wherein the waviness or deflection of a substrate sheet is suppressed, deflection of each substrate is suppressed as well, and the deformation of a bump is stabilized with no degradation in productivity.

**SOLUTION:** An SAW chip 6 where a bump 5 is formed on an electrode 7, and a substrate 1 where an electrode 2 is joined through the SAW chip 6 and the bump 5, constitute an SAW device where a silicon substrate is used as the substrate 1.

<http://v3.espacenet.com/textdoc?PRT=yes&sf=n&FIRST=1&F=0&CY=ep&LG=en&DB=PAJ&PN=JP2001110946&Submit=SEARCH&I...> 2003/12/22

esp@cenet document view

2/2 ページ



<http://v3.espacenet.com/textdoc?PRT=yes&sf=n&FIRST=1&F=0&CY=ep&LG=en&DB=PAJ&PN=JP2001110946&Submit=SEARCH&I...> 2003/12/22

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-110946

(P2001-110946A)

(43) 公開日 平成13年4月20日 (2001.4.20)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード <sup>*</sup> (参考)
H 0 1 L 23/15		H 0 1 L 21/60	3 1 1 S 5 F 0 4 4
21/60	3 1 1	H 0 3 H 3/08	5 J 0 9 7
H 0 3 H 3/08		9/25	A
9/25		H 0 1 L 23/14	C

審査請求 未請求 請求項の数 8 O L (全 6 頁)

(21) 出願番号 特願平11-284187

(22) 出願日 平成11年10月5日 (1999.10.5)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 井口 知洋

神奈川県横浜市磯子区新磯子町33番地 株

式会社東芝生産技術センター内

(72) 発明者 富岡 泰造

神奈川県横浜市磯子区新磯子町33番地 株

式会社東芝生産技術センター内

(74) 代理人 100081732

弁理士 大胡 典夫 (外1名)

Fターム(参考) 5F044 KK05 KK07 KK11 RR17 RR18

5J097 AA24 AA31 AA32 EED8 FF03

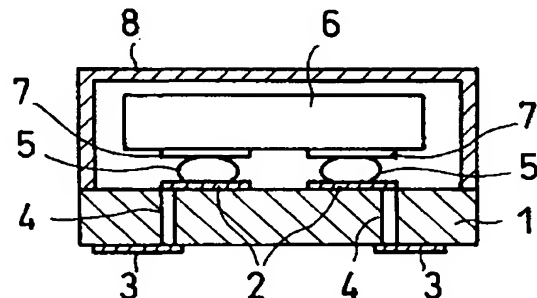
HA04 HA09 JJ01 JJ09 KK10

(54) 【発明の名称】 電子デバイスおよびその製造方法

(57) 【要約】

【課題】 基板シートのうねりや反りを抑制し、個々の基板の反りも抑止することにより、生産性を低下させることなく、パンプの変形状態を安定化できるSAWデバイスおよびその製造方法を提供すること。

【解決手段】 電極7上にパンプ5が形成されたSAWチップ6と、このSAWチップ6とパンプ5を介して電極2が接合された基板1で形成されたSAWデバイスで、基板1にシリコン基板を用いる。



## 【特許請求の範囲】

【請求項1】 電極を有する半導体チップと、バンプにより前記半導体チップの前記電極と接続可能に設けられた配線を有する基板と、前記基板に接続された前記半導体チップを覆うキャップとを備える電子デバイスであって、前記基板の少なくとも前記配線が設けられる面は、シリコン材により構成されていることを特徴とする電子デバイス。

【請求項2】 電極を有する半導体チップと、バンプにより前記半導体チップの前記電極と接続可能に設けられた配線を有する基板と、前記基板に接続された前記半導体チップを覆うキャップとを備える電子デバイスであって、前記基板は、シリコン材により構成されている多層配線基板であることを特徴とする電子デバイス。

【請求項3】 前記キャップは、シリコン材で形成されていることを特徴とする請求項1記載の電子デバイス。

【請求項4】 前記基板に形成された前記電極は、アルミ、金又はそれらのいずれかを主成分とした合金であることを特徴とする請求項1記載の電子デバイス。

【請求項5】 前記基板は、シリコン材からなる基板が貼り合わされて形成されていることを特徴とする請求項1記載の電子デバイス。

【請求項6】 電子デバイスの電極上に複数のバンプを形成するバンプ形成工程と、このバンプ形成工程で形成された複数のバンプを介して基板のそれぞれの電極と前記電子デバイスをボンディングするボンディング工程と、このボンディング工程の後に封止用のキャップを基板に接着する接着工程と、この接着工程により接着した基板とキャップとを一括して切断して個々のパッケージに分離する分離工程を有することを特徴とする電子デバイスの製造方法。

【請求項7】 シリコン材からなる層と配線が形成された層とから構成される被加工物について、エッチングすることにより前記基板上に開口を形成し、この開口を導電性材料で被覆して前記配線による回路を形成して基板を形成する工程を有することを特徴とする請求項6記載の電子デバイスの製造方法。

【請求項8】 シリコンをエッチングすることにより凹部を形成するキャップの製造工程を有することを特徴とする請求項6記載の電子デバイスの製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は電子デバイスのパッケージングに関し、特に、SAW (Surface Acoustic Wave) デバイスとその製造方法に関する。

【0002】

【従来の技術】 従来、電子デバイスであるSAWデバイスの製造は、SAWチップの電極に金ボールのバンプを形成し、その後、バンプをセラミック基板の電極に超音

波併用熱圧着（以下、超音波フリップチップボンディングとする）し、その後にパッケージングをおこなっている。以下に、それらの概要を図面を参照して説明する。

【0003】 図7はSAWチップの電極にバンプを形成するバンプ形成方法を示す説明図で、ワイヤボンダ（不図示）を用いて、キャピラリ31から金ワイヤ32をSAWチップ33のアルミ電極34上に供給して金ボール35を作り、これをキャピラリ31を用いて、アルミ電極34上に超音波併用熱圧着して接合した後、キャピラリ31を上昇させて金ワイヤ32を引きちぎり金ボールのバンプ36を形成している。

【0004】 図8に示すように（図7と同一部分には同一符号を付しているため個々の説明は省略する）、バンプ36が形成されたSAWチップ33を、バンプ36が形成された面を下にした状態でフリップチップボンダ（不図示）のボンディングツール41に吸着固定する。一方、フリップチップボンダのワークステージ42上には、電極43の表面に金めっきを施したセラミック基板44が複数並べられた基板シート45を吸着固定して200℃程度に加熱する。その状態で、フリップチップボンダがアルミ電極34に形成されたバンプ36とセラミック基板44の電極43とを位置合せをおこない、ボンディングツール41を垂直下方に駆動し、SAWチップ33を75（gf/バンプ）のボンディング荷重で基板シート45に加圧する。同時に超音波振動を出力3Wで800ms印加し、相互の電極34、43どうしをバンプ36を介して接合する。

【0005】 接合後、図9に示すように（図7と同一部分には同一符号を付しているため個々の説明は省略する）、金属キャップ46で各セラミック基板44を封止する。その後、基板シート45を個々のパッケージ毎に分割して、個々のSAWデバイスを得ている。

【0006】 なお、SAWデバイス自体の基板には、弾性表面波を取扱うSAWデバイスの特性上から圧電材料が用いられており、PZT等の圧電セラミックスの板が広く使用されている。

【0007】

【発明が解決しようとする課題】 しかしながら、上述のようにSAWデバイスを載置する基板シートは材料がセラミックであるため、精密な加工が困難であり、うねりや反りが発生している。そのため、SAWデバイスのパッケージが完成後にバンプの変形状態を調べた結果、同一パッケージ内でバンプ高さが30μm程度ばらつく場合が生じているものが存在していた。

【0008】 このように、バンプの変形が存在しているものを、そのまま、フリップチップボンディングで接合すると接合不良を起こすことが多い。

【0009】 なお、基板シートのうねりや反りは基板を分割してから、それらを個々に接合することで解決できる場合があるが、その場合は生産性が大幅に低下してし

10

20

30

40

50

まい生産工程としては好ましくない。

【0010】本発明はこのような問題点に着目してなされたもので、基板シートのうねりや反りを抑制し、個々の基板の反りも抑止することにより、生産性を低下させることなく、バンプの変形状態を安定化できるSAWデバイスおよびその製造方法を提供することを目的としている。

【0011】

【課題を解決するための手段】請求項1の発明による手段によれば、電極を有する半導体チップと、バンプにより前記半導体チップの前記電極と接続可能に設けられた配線を有する基板と、前記基板に接続された前記半導体チップを覆うキャップとを備える電子デバイスであって、前記基板の少なくとも前記配線が設けられる面は、シリコン材により構成されていることを特徴とする電子デバイスである。

【0012】また請求項2の発明による手段によれば、電極を有する半導体チップと、バンプにより前記半導体チップの前記電極と接続可能に設けられた配線を有する基板と、前記基板に接続された前記半導体チップを覆うキャップとを備える電子デバイスであって、前記基板は、シリコン材により構成されている多層配線基板であることを特徴とする電子デバイスである。

【0013】また請求項3の発明による手段によれば、前記キャップは、シリコン材で形成されていることを特徴とする電子デバイスである。

【0014】また請求項4の発明による手段によれば、前記基板に形成された前記電極は、アルミ、金又はそれらのいずれかを主成分とした合金であることを特徴とする電子デバイスである。

【0015】また請求項5の発明による手段によれば、前記基板は、シリコン材からなる基板が貼り合わされて形成されていることを特徴とする電子デバイスである。

【0016】また請求項6の発明による手段によれば、電子デバイスの電極上に複数のバンプを形成するバンプ形成工程と、このバンプ形成工程で形成された複数のバンプを介して基板のそれぞれの電極と前記電子デバイスをボンディングするボンディング工程と、このボンディング工程の後に封止用のキャップを基板に接着する接着工程と、この接着工程により接着した基板とキャップとを一括して切断して個々のパッケージに分離する分離工程を有することを特徴とする電子デバイスの製造方法である。

【0017】また請求項7の発明による手段によれば、シリコン材からなる層と配線が形成された層とから構成される被加工物について、エッチングすることにより前記基板上に開口を形成し、この開口を導電性材料で被覆して前記配線による回路を形成して基板を形成する工程を有することを特徴とする電子デバイスの製造方法である。

【0018】また請求項8の発明による手段によれば、シリコンをエッチングすることにより凹部を形成するキャップの製造工程を有することを特徴する電子デバイスの製造方法である。

【0019】

【発明の実施の形態】以下、本発明の実施の形態として、電子デバイスであるSAWデバイスの構造とその製造方法を図面を参照して説明する。

【0020】図1は本発明のSAWデバイスの構造を示す断面側面図である。基板シートであるシリコン基板1の表面と裏面には、それぞれアルミの表面電極2と裏面電極3が形成されており、相互の電極2、3はスルーホール4で電気的に導通されている。また、表面電極2上には金ボールのバンプ5を介して、SAWチップ6のアルミ電極7が接合されている。SAWチップ6の外側はシリコンキャップ8がエポキシ系の接着剤で、シリコン基板1に接着されてSAWチップ6を封止し、それによりパッケージングすることによりSAWデバイスが形成されている。

【0021】シリコン基板1を形成しているシリコン材は、シリコンまたはシリコン化合物である。シリコン単結晶からなるシリコン基板1については、研磨による機械的な除去加工によって平坦化を施しやすい。また、ドライエッチングやウェットエッチング、RIE (Reaction Ion Etching)、電解研磨などの除去加工方法が確立されているので、配線が設けられたシリコン基板1について選択的に加工を施し、かつ、平坦化を行うことが容易に可能である。また、平坦化されたシリコン基板1の表層を酸化処理して $\text{SiO}_2$ とすることにより、シリコン基板1の強度が増し化学的にも安定するので、シリコン基板1にSAWチップをボンディングする際には、シリコン基板1の表面は酸化処理されていることが好ましい。

【0022】次に、本発明の上述の構造のSAWデバイスの製造方法について説明する。SAWデバイスは基板シートであるシリコン基板1の表面上にSAWチップ6を金ボールのバンプ5を介して接合しているので、接合以前に表面と裏面に電極を2、3形成したシリコン基板1と、アルミ電極7上にバンプ5を形成したSAWチップ6とがそれぞれ別個に製造される。

【0023】図2(a)～(e)は、基板シートであるシリコン基板1の製造工程を示す説明図である。まず、図2(a)に示すように、2枚のシリコン基板1a、1bを用意し、一方のシリコン基板1aには成膜装置（不図示）により、シリコン基板1aの表面にマスクをおこない所定箇所のみ選択的にアルミを成膜して表面電極2を形成する。また、他方のシリコン基板1bには、エッチングによりシリコン基板1bに選択的に段部9を形成し、形成された段部9にめっき等によりアルミを埋め込み裏面電極3を形成する。さらに、このシリコン基板

1bは裏面電極3が形成された面を研磨して、シリコンの面と裏面電極3の面とを面一な平坦面に仕上げる。

【0024】続いて、図2(b)に示すように、一方のシリコン基板1aの下面側(表面電極2が形成されていない側)と、他方のシリコン基板1bの上面側(裏面電極3が形成された側)とを、好ましくは防湿性の高い接着剤、例えば、エポキシ接着剤により貼り合わせる。その際、双方のシリコン基板1a、1bの面はいずれも平坦面であり、接合されて一体化した後でもシリコン基板1の表層の平面度が維持される。

【0025】なお、シリコン基板1は少なくとも基板の表面がシリコン材で構成されていれば、既知のプロセスによって平坦化が可能であるが、シリコン基板1の全体がシリコン材で構成されていると、シリコン基板1の厚み方向の熱膨張係数のばらつきを抑える上で好ましいものとなる。

【0026】したがって、この状態では表面電極2と裏面電極3とがシリコン基板1の表面と内部に形成された状態になっている。なお、表面電極2と裏面電極3とはシリコン基板1の板厚方向で、部分的に重なる位置に形成されている。

【0027】次に、図2(c)に示すように、シリコン基板1の表面電極2と裏面電極3とを連通する孔の加工をシリコン基板1の表面方向(表面電極2の上)から行う。この孔4aの加工手段は周知の手段であるKOHやNaOHの溶液での湿式エッチング、プラズマエッチング/RIE等のドライエッチング、またはX線又はレーザー等のいずれかの手段を任意に用いて行うことができる。なお、加工する孔4aの深さは少なくともシリコン基板1の内部の裏面電極3に達している必要があるが、それ以上深くてもよい。その場合、加工した孔4aがシリコン基板1の裏面まで貫通していてもよい。

【0028】次に、図2(d)に示すように、表面電極2と裏面電極3とを貫通した孔4aの内壁に導電性材料によるめっき処理を施して、導電性の被覆を有するスルーホール4を形成する。このスルーホール4により表面電極2と裏面電極3とが電気的に接続される。

【0029】次に、図2(e)に示すように、シリコン基板1の裏面側から裏面電極3が所定の高さに露出するまで、機械加工やエッチング等を施してシリコン基板を1薄く研磨し、シリコン基板1の裏面に裏面電極3を形成する。

【0030】なお、シリコン基板における表面電極と裏面電極の呼び方は、実際に使用する際に、シリコン基板の何れの面を上側に用いるかで変わるもので、上述のように、便宜的に上側に用いる側を表面電極とし、下側を裏面電極としたが、上述と反対面を使用する場合は、上述の場合とは表面電極と裏面電極とが逆になる。したがって、その際は、研磨等により表面電極をシリコン基板の表面に露出させることになる。

【0031】次に、図3を参照してSAWチップ6のアルミ電極7へのパンプ5の形成について説明する。パンプ5の形成はワイヤボンダ(不図示)を用いておこなう。すなわち、ボンディングワイヤ10として、直径φ25μmの金線をキャピラリ11からSAWチップ6のアルミ電極7上に供給して直径φ70μmの金ボール12を形成する。この金ボール12をキャピラリ11を用いて、SAWチップ6のアルミ電極7上に超音波併用熱圧着で接合した後、キャピラリ11を上昇させてボンディングワイヤ10を引きちぎり、直径85μmの金ボール12のパンプ5を形成する。

【0032】次に、上述により形成されたパンプ5が形成されたSAWチップ6と電極2、3が形成されたシリコン基板1との接合について説明する。図4はSAWチップと電極が形成されたシリコン基板との接合を示す側面断面図である。この接合はフリップチップボンダ(不図示)を用いておこなう。

【0033】まず、SAWチップ6をパンプ5が形成された面を下にした状態でフリップチップボンダのボンディングツール13に吸着固定する。また、フリップチップボンダのワークステージ14上では、シリコン基板1の裏面が吸着固定されて200℃に加熱されている。この状態で、図示しない位置検出カメラを用いてSAWチップ6のアルミ電極7に形成されたパンプ5とシリコン基板1の表面に形成された表面電極2のそれぞれの位置を検出し、その結果に基づいてワークステージ14を移動させて相互の位置合わせをおこなう。

【0034】その後、SAWチップ6を吸着しているボンディングツール13を垂直下方に降下させ、SAWチップ6を60(gf/パンプ5)のボンディング荷重でシリコン基板1に加圧する。同時に超音波振動子(不図示)により超音波振動を出力1Wで300ms程度印加し、パンプ5とシリコン基板1の表面電極2とを接合する。

【0035】その後、図5に示すように(図4と同一部分には同一符号を付している)、個々の説明は省略する)、シリコンキャップ8をエポキシ系の接着剤で、SAWチップ6側からシリコン基板1に接着してパッケージングをおこないSAWデバイス群を形成する。なお、シリコンキャップ8は予め、KOHやNaOHの溶液での湿式エッチング、プラズマエッチング、RIE等のドライエッチング等で作製されている。

【0036】シリコンキャップ8は、キャップの材料をシリコン材とすることにより、既知のエッチング処理方法を用いた凹形状の形成が容易になり、SAWチップ6を覆うキャピティの形成が容易になる。また、材料がシリコン基板1と同じであることにより、熱膨張係数の差に起因する歪みも無くなるので、パッケージの耐環境性能が一段と向上する。

【0037】その後、図6に示すように(図4と同一部

分には同一符号を付しているのので、個々の説明は省略する)、シリコンキャップ8が接着されてパッケージングされたSAWデバイス群を、SAWデバイス毎にダイシングブレード15でダイシングすることにより個々のSAWデバイスを個別に分割する。

【0038】なお、上述の方法で完成したSAWデバイスパッケージについて、バンプの変形状態を調べた結果、本発明では、シリコン基板を用いており、シリコン基板が平坦であるため、各SAWデバイスパッケージ内でバンプ高さのばらつきが5 $\mu$ m以下であることが確認できた。

【0039】なお、上述の実施の形態では、シリコン基板に形成した電極は、アルミ電極を用いたが、電極材料はアルミ以外にも金、もしくはそれらを主成分とした合金を用いてもよい。

【0040】以上に述べたように、本発明では電子デバイスの電極上にバンプを形成し、これを基板の電極にフリップチップボンディングし、キャップなどで封止することにより製造されるSAWデバイスで、基板に平坦度の高いシリコン基板を用いることにより、バンプのばらつきの少ない良好な接続による接合状態が得られるようになり、薄型のSAWデバイスを歩留まりよく製造することが可能になった。

【0041】また、本発明のSAWデバイスの製造方法によれば、SAWデバイスの電極上にバンプを形成し、これを複数のシリコン基板が集合したシリコン基板シートにフリップチップボンディングして、複数の封止キャップが集合したキャップシートを一括してシリコン基板シートに接着する。この接着したシリコン基板シートとキャップシートを処理箇所毎に切断して個々のパッケージ\*30

\*を製作しているのので、極めて生産性が高い。

【0042】また、上述の実施の形態ではSAWデバイスについて説明したが、これに限定されず、その他の品質のよい電子デバイスを提供することも可能である。

【0043】

【発明の効果】本発明によれば、SAWデバイスの生産を、バンプ形状を均一に形成し、そのバンプによる接合を安定させることにより生産性を高めることができる。

【図面の簡単な説明】

【図1】本発明のSAWデバイスの構造を示す断面側面図。

【図2】図2(a)～(e)は、本発明のシリコン基板の製造工程を示す説明図。

【図3】SAWチップへのバンプの形成について説明図。

【図4】SAWチップとシリコン基板との接合を示す側面断面図。

【図5】SAWチップにシリコンキャップを接着した側面断面図。

【図6】SAWデバイス群をSAWデバイス毎にダイシングして分割している説明図。

【図7】SAWチップへのバンプの形成について説明図。

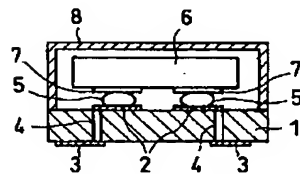
【図8】従来のSAWチップとシリコン基板との接合を示す側面断面図。

【図9】従来のSAWデバイス群を示す側面断面図。

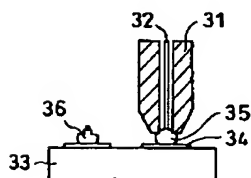
【符号の説明】

1、1a、1b…シリコン基板、2…表面電極、3…裏面電極、4…スルーホール、5…バンプ、6…SAWチップ、7…アルミ電極、8…シリコンキャップ

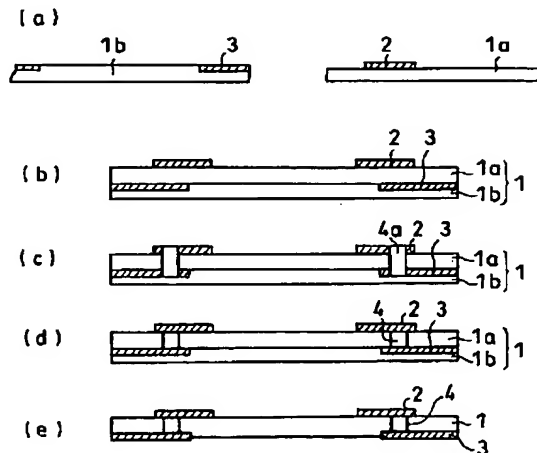
【図1】



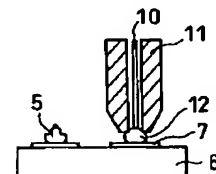
【図7】



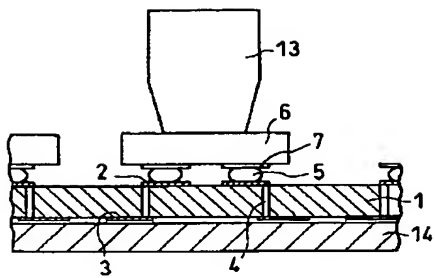
【図2】



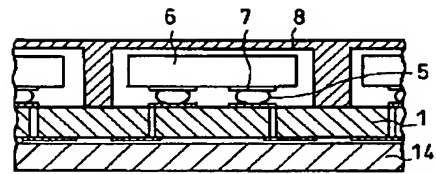
【図3】



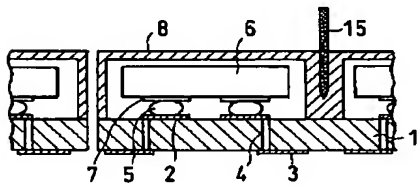
【図4】



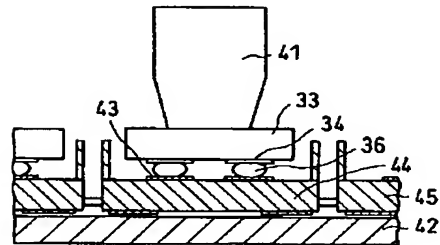
【図5】



【図6】



【図8】



【図9】

